

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua  
Sidang 1992/93

April 1993

EEE 229 - Mikropemproses I

Masa : [3 jam]

---

ARAHAN KEPADA CALON:

Sila pastikan bahawa kertas peperiksaan ini mengandungi 7 muka surat bercetak beserta LAMPIRAN (3 muka surat) dan ENAM (6) soalan sebelum anda memulakan peperiksaan ini.

Jawab LIMA (5) soalan sahaja.

Agihan markah bagi setiap soalan diberikan di sut sebelah kanan sebagai peratusan daripada markah keseluruhan yang diperuntukkan bagi soalan berkenaan.

Jawab kesemua soalan di dalam Bahasa Malaysia.

...2/-

1. (a) Perihalkan senibina dalaman bagi suatu cip mikropemproses 8-bit yang tipikal.  
(30%)  
(b) Apakah perbezaan di antara mikropemproses dengan mikropengawal?  
(15%)  
(c) Bincangkan perkara-perkara yang perlu dipertimbangkan oleh seseorang perekabentuk semasa memilih mikropemproses yang sesuai bagi sesuatu kegunaan.  
(25%)  
(d) Proses merekabentuk sesuatu sistem kompleks yang berasaskan mikropemproses boleh dipecahkan secara sistematik kepada 5 peringkat. Bincangkan peringkat-peringkat tersebut.  
(30%)
2. Lampiran 1 menunjukkan suatu gambarajah skematik yang separa-siap bagi suatu sistem 8085 asas. Di atas gambarajah yang sama, lakukan perkara berikut:-
  - (a) Sambungkan satu hablur 12 MHz ke mikropemproses. (5%)
  - (b) Sambungkan litar set-semula ("reset") yang sesuai. (15%)
  - (c) Lengkapkan sambungan pendawaian di antara cip-cip. (30%)
  - (d) Sambungkan satu peranti 8255, beserta litar-litar penyahkod alamat yang sesuai (gunakan pemetaan I/O terasing).  
(20%)

- (e) Tunjukkan bagaimana satu motor pelangkah dapat diantaramukakan ke sistem tersebut.

(10%)

- (f) Lakarkan peta ingatan bagi keseluruhan sistem.

(20%)

3. (a) Anda dikehendaki merekabentuk suatu penjana bentukgelombang digit yang mempunyai spesifikasi berikut:-

- (i) Dikawal oleh mikropemproses 8085.
- (ii) 3 pilihan bentukgelombang: sinus, segiempat dan mata-gergaji.
- (iii) 3 pilihan frekuensi:  $f_1$ ,  $f_2$  dan  $f_3$  kHz.
- (iv) Resolusi 12-bit.
- (v) 16 sampel per kala.

Huraikan rekabentuk anda dengan mendalam. Maklumat berikut mesti diberikan dalam jawapan anda:

- (i) gambarajah skematik sistem.
- (ii) kendalian sistem keseluruhan.
- (iii) carta alir bagi perisian.

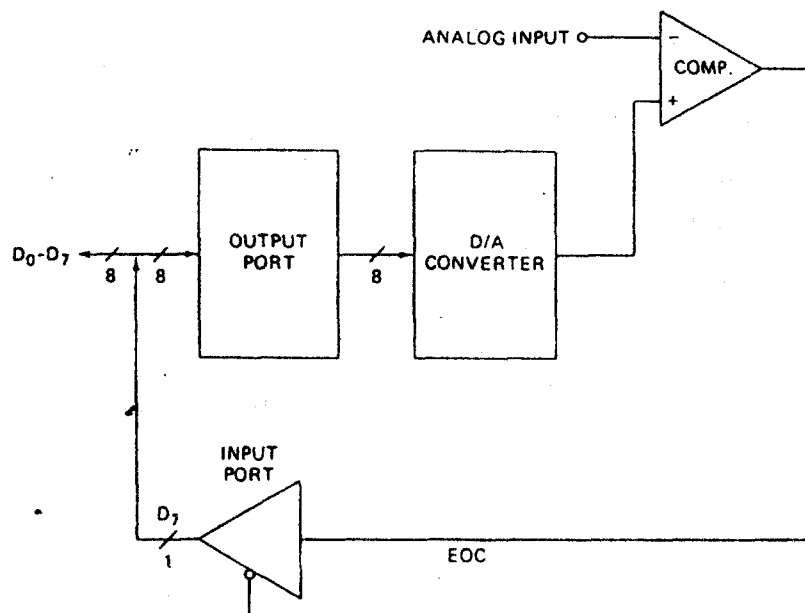
(60%)

- (b) Tuliskan suatu subrutin bahasa penghimpun yang dapat menjanakan bentukgelombang sinus bagi sistem di atas. (Aturcara mestilah lengkap dengan komen).

(40%)

4. (a) Kaedah "Penghampiran Berturutan" ("Successive Approximation") dilaksanakan dalam kebanyakan cip penukar analog-digit (A/D). Walau bagaimanapun, kaedah penukaran itu juga boleh dilaksanakan secara perisian seperti ditunjukkan dalam Rajah 1. Terangkan kendalian litar tersebut dan tulis aturcara bahasa penghimpun untuk melaksanakan kaedah penghampiran berturutan.

(40%)



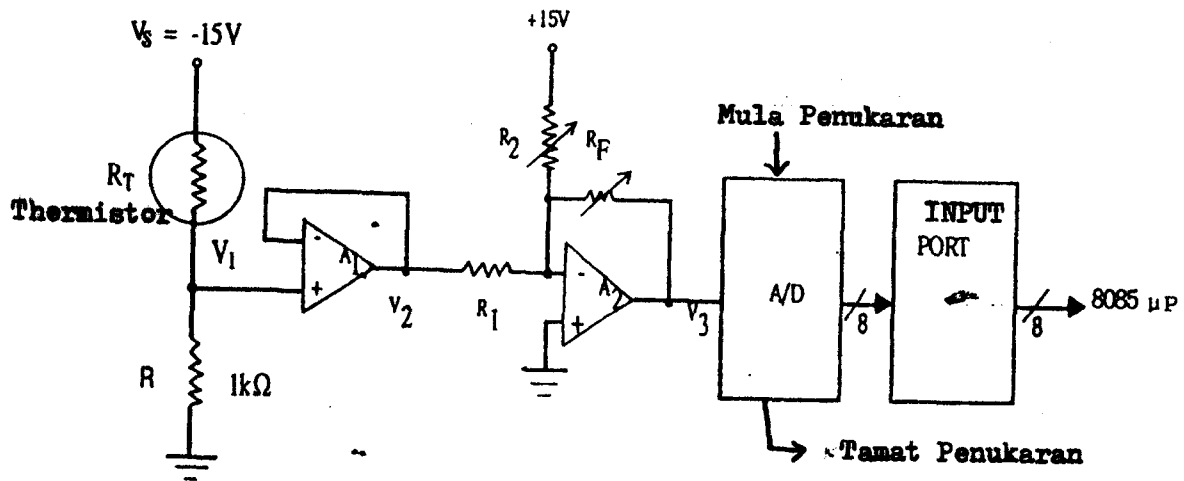
Rajah 1

(40%)

- (b) Rajah 2 menunjukkan bahagian hadapan sistem pengukur suhu yang berasaskan mikropemproses.
- Terangkan prinsip operasi sistem tersebut.
  - Bincangkan sama ada litar 'Sampel dan Pegang' diperlukan bagi kegunaan ini.
  - Terangkan bagaimana denyutan 'Mula Penukaran' dijanakan oleh mikropemproses.

- (iv) Dengan mengekalkan penggunaan 1 penukar A/D, tunjukkan bagaimana sistem tersebut dapat diubahsuai untuk mengukur suhu dari 8 sumber yang berbeza.

(60%)



TEMP °C	$R_T$ Ω	$\frac{V_1}{V_s}$
0	7355	0.12
10	4422	0.18
20	2814	0.26
30	1815	0.35
40	1200	0.45
50	811	0.55
60	560	0.64
70	395	0.71
80	283	0.78
90	206	0.83
100	153	0.87

(b) Ciri Thermistor

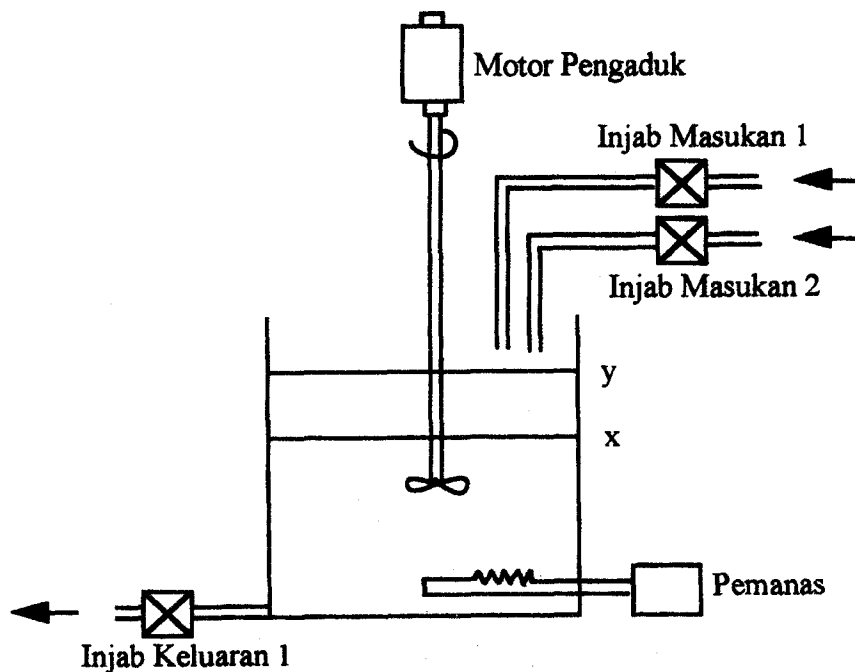
Rajah 2

5. Alat pembancuh cecair yang ditunjukkan dalam Rajah 3, perlu dikawal secara automatik. Operasi-operasi yang perlu dilakukan ialah:-

- (i) Masukkan Cecair A ke dalam tangki menerusi injab masukan 1, sehingga paras X.
- (ii) Tambahkan dengan Cecair B menerusi injab masukan 2, sehingga paras Y.
- (iii) Panas dan adukkan campuran tersebut sehingga mencapai suhu  $70^{\circ}\text{C}$ .
- (iv) Keluarkan campuran menerusi injab keluaran 1.
- (v) Ulang langkah (i) - (iv).

Terangkan secara mendalam bagaimana sistem kawalan tersebut dilaksanakan dengan mengguna mikropemproses 8085. (Litar-litar antaramuka mesti ditunjukkan dengan jelas dan nyatakan semua andaian).

Bincangkan ciri-ciri keselamatan yang perlu diadakan bagi sistem tersebut.



Rajah 3

(100%)

...7/-

6. (a) Rekabentukkan suatu sistem mikropemproses yang dapat menguji fungsi logik bagi kesemua get dalam litar sepadu yang diberikan dalam Rajah 4. Huraian terperinci tentang perkakasan dan aturcara bagi sistem tersebut perlu diberikan.

(50%)

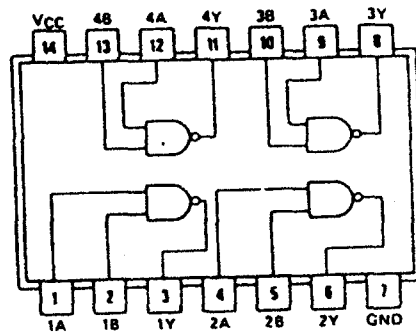
- (b) 8 peranti I/O perlu disambungkan ke input sampukan yang sama, iaitu RST5.5. Rekabentukkan suatu litar logik yang sesuai untuk mengantaramukakan kesemua flip-flop permintaan tersebut kepada RST5.5. Laksanakan suatu penimbangtaraan berkeutamaan dengan menggunakan 74LS148. Output dari pengekod tersebut akan dibaca oleh 8085 menerusi satu port input. Tuliskan suatu subrutin yang menggunakan output dari pengekod tersebut untuk dijadikan sebagai indeks penunjuk kepada rutin sampukan bagi peranti I/O yang perlu dilayan.

QUADRUPLE 2-INPUT  
POSITIVE-NAND GATES

00

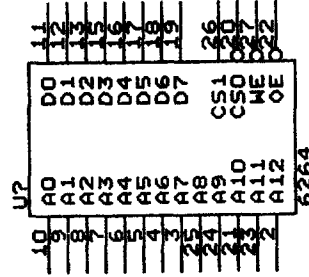
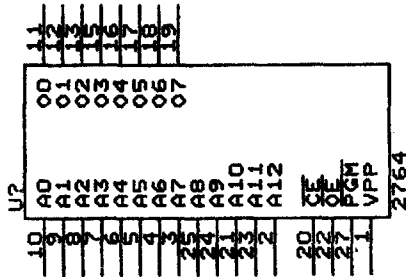
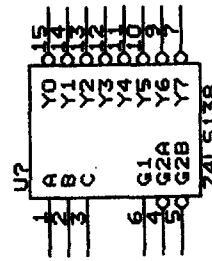
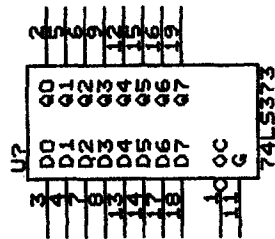
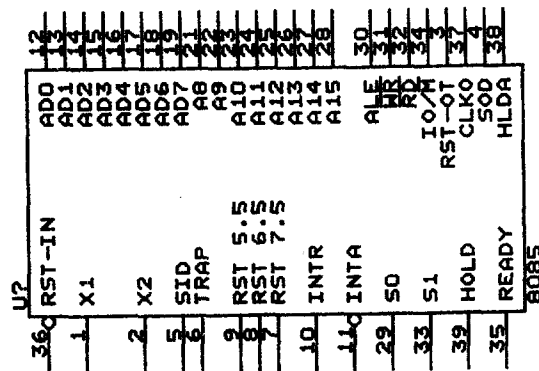
positive logic:

$$Y = \overline{AB}$$



Rajah 4

(50%)





## 8085A INSTRUCTION SET SUMMARY BY FUNCTIONAL GROUPING

Mnemonic	Description	Instruction Code (1)								Page
		D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>	
MOVE, LOAD, AND STORE										
MOV r1 r2	Move register to register	0	1	0	0	0	S	S	S	5-4
MOV M.r	Move register to memory	0	1	1	1	0	S	S	S	5-4
MOV r.M	Move memory to register	0	1	0	0	0	1	1	0	5-4
MVI r	Move immediate register	0	0	0	0	0	1	1	0	5-4
MVI M	Move immediate memory	0	0	1	1	0	1	1	0	5-4
LXI B	Load immediate register Pair B & C	0	0	0	0	0	0	0	1	5-5
LXI D	Load immediate register Pair D & E	0	0	0	1	0	0	0	1	5-5
LXI H	Load immediate register Pair H & L	0	0	1	0	0	0	0	1	5-5
STAX B	Store A indirect	0	0	0	0	0	0	1	0	5-6
STAX D	Store A indirect	0	0	0	1	0	0	1	0	5-6
LDAX B	Load A indirect	0	0	0	0	1	0	1	0	5-5
LDAX D	Load A indirect	0	0	0	1	1	0	1	0	5-5
STA	Store A direct	0	0	1	1	0	0	1	0	5-5
LDA	Load A direct	0	0	1	1	1	0	1	0	5-5
SHLD	Store H & L direct	0	0	1	0	0	0	1	0	5-5
LHLD	Load H & L direct	0	0	1	0	1	0	1	0	5-5
XCHG	Exchange D & E, H & L Registers	1	1	1	0	1	0	1	1	5-6
STACK OPS										
PUSH B	Push register Pair B & C on stack	1	1	0	0	0	1	0	1	5-15
PUSH D	Push register Pair D & E on stack	1	1	0	1	0	1	0	1	5-15
PUSH H	Push register Pair H & L on stack	1	1	1	0	0	1	0	1	5-15
PUSH PSW	Push A and Flags on stack	1	1	1	1	0	1	0	1	5-15
POP B	Pop register Pair B & C off stack	1	1	0	0	0	0	0	1	5-15
POP D	Pop register Pair D & E off stack	1	1	0	1	0	0	0	1	5-15
POP H	Pop register Pair H & L off stack	1	1	1	0	0	0	0	1	5-15
POP PSW	Pop A and Flags off stack	1	1	1	1	0	0	0	1	5-15
XTHL	Exchange top of stack, H & L	1	1	1	0	0	0	1	1	5-16
SPHL	H & L to stack pointer	1	1	1	1	1	0	0	1	5-16
LXI SP	Load immediate stack pointer	0	0	1	1	0	0	0	1	5-5
INX SP	Increment stack pointer	0	0	1	1	0	0	1	1	5-8
DCX SP	Decrement stack pointer	0	0	1	1	1	0	1	1	5-8
JUMP										
JMP	Jump unconditional	1	1	0	0	0	0	1	1	5-13
JC	Jump on carry	1	1	0	1	1	0	1	0	5-13
JNC	Jump on no carry	1	1	0	1	0	0	1	0	5-13
JZ	Jump on zero	1	1	0	0	1	0	1	0	5-13
JNZ	Jump on no zero	1	1	0	0	0	0	1	0	5-13
JP	Jump on positive	1	1	1	1	0	0	1	0	5-13
JM	Jump on minus	1	1	1	1	1	0	1	0	5-13
JPE	Jump on parity even	1	1	1	0	1	0	1	0	5-13
JPO	Jump on parity odd	1	1	1	0	0	0	1	0	5-13
PCHL	H & L to program counter	1	1	1	0	1	0	0	1	5-15
CALL										
CALL	Call unconditional	1	1	0	0	1	1	0	1	5-13
CC	Call on carry	1	1	0	1	1	1	0	0	5-14
CNC	Call on no carry	1	1	0	1	0	1	0	0	5-14
RETURN										
RET	Return	1	1	0	0	1	0	0	1	5-14
RC	Return on carry	1	1	0	1	1	0	0	0	5-14
RNC	Return on no carry	1	1	0	1	0	0	0	0	5-14
RZ	Return on zero	1	1	0	0	1	0	0	0	5-14
RNZ	Return on no zero	1	1	0	0	0	0	0	0	5-14
RP	Return on positive	1	1	1	1	0	0	0	0	5-14
RM	Return on minus	1	1	1	1	1	0	0	0	5-14
RPE	Return on parity even	1	1	1	0	1	0	0	0	5-14
RPO	Return on parity odd	1	1	1	0	0	0	0	0	5-14
RESTART										
RST	Restart	1	1	A	A	A	1	1	1	5-14
INPUT/OUTPUT										
IN	Input	1	1	0	1	1	0	1	1	5-16
OUT	Output	1	1	0	1	0	0	1	1	5-16
INCREMENT AND DECREMENT										
INR r	Increment register	0	0	0	0	0	1	0	0	5-8
DCR r	Decrement register	0	0	0	0	0	1	0	1	5-8
INR M	Increment memory	0	0	1	1	0	1	0	0	5-8
DCR M	Decrement memory	0	0	1	1	0	1	0	1	5-8
INX B	Increment B & C registers	0	0	0	0	0	0	1	1	5-9
INX D	Increment D & E registers	0	0	0	1	0	0	1	1	5-9
INX H	Increment H & L registers	0	0	1	0	0	0	1	1	5-9
DCX B	Decrement B & C	0	0	0	0	1	0	1	1	5-9
DCX D	Decrement D & E	0	0	0	1	1	0	1	1	5-9
DCX H	Decrement H & L	0	0	1	0	1	0	1	1	5-9
ADD										
ADD r	Add register to A	1	0	0	0	0	S	S	S	5-6
ADC r	Add register to A with carry	1	0	0	0	1	S	S	S	5-6
ADD M	Add memory to A	1	0	C	0	0	1	1	0	5-6
ADC M	Add memory to A with carry	1	0	0	0	1	1	1	0	5-7
ADI	Add immediate to A	1	1	0	0	0	1	1	0	5-6
ACI	Add immediate to A with carry	1	1	0	0	1	1	1	0	5-7
DAD B	Add B & C to H & L	0	0	0	0	1	0	0	1	5-9
DAD D	Add D & E to H & L	0	0	0	1	1	0	0	1	5-9
DAD H	Add H & L to H & L	0	0	1	0	1	0	0	1	5-9
DAD SP	Add stack pointer to H & L	0	0	1	1	1	0	0	1	5-9
SUBTRACT										
SUB r	Subtract register from A	1	0	0	1	0	S	S	S	5-7
SBB r	Subtract register from A with borrow	1	0	0	1	1	S	S	S	5-7
SUB M	Subtract memory from A	1	0	0	1	0	1	1	0	5-7
SBB M	Subtract memory from A with borrow	1	0	0	1	1	1	1	0	5-8
SUI	Subtract immediate from A	1	1	0	1	0	1	1	0	5-7

\*All mnemonics copyrighted © Intel Corporation 1976.

## 8085A INSTRUCTION SET SUMMARY (Cont'd)

Mnemonic	Description	Instruction Code (1)								Page
		D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>	
SBI	Subtract immediate from A with borrow	1	1	0	1	1	1	1	0	5-8
<b>LOGICAL</b>										
ANA r	And register with A	1	0	1	0	0	S	S	S	5-9
XRA r	Exclusive OR register with A	1	0	1	0	1	S	S	S	5-10
ORA r	OR register with A	1	0	1	1	0	S	S	S	5-10
CMP r	Compare register with A	1	0	1	1	1	S	S	S	5-11
ANA M	And memory with A	1	0	1	0	0	1	1	0	5-10
XRA M	Exclusive OR memory with A	1	0	1	0	1	1	1	0	5-10
ORA M	OR memory with A	1	0	1	1	0	1	1	0	5-11
CMP M	Compare memory with A	1	0	1	1	1	1	1	0	5-11
ANI	And immediate with A	1	1	1	0	0	1	1	0	5-10
XRI	Exclusive OR immediate with A	1	1	1	0	1	1	1	0	5-10
ORI	OR immediate with A	1	1	1	1	0	1	1	0	5-11
CPI	Compare immediate with A	1	1	1	1	1	1	1	0	5-11
<b>ROTATE</b>										
RLC	Rotate A left	0	0	0	0	0	1	1	1	5-11
Mnemonic	Description	Instruction Code (1)								Page
		D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>	
RRC	Rotate A right	0	0	0	0	1	1	1	1	5-12
RAL	Rotate A left through carry	0	0	0	1	0	1	1	1	5-12
RAR	Rotate A right through carry	0	0	0	1	1	1	1	1	5-12
<b>SPECIALS</b>										
CMA	Complement A	0	0	1	0	1	1	1	1	5-12
STC	Set carry	0	0	1	1	0	1	1	1	5-12
CMC	Complement carry	0	0	1	1	1	1	1	1	5-12
DAA	Decimal adjust A	0	0	1	0	0	1	1	1	5-9
<b>CONTROL</b>										
EI	Enable Interrupts	1	1	1	1	1	0	1	1	5-17
DI	Disable Interrupt	1	1	1	1	0	0	1	1	5-17
NOP	No-operation	0	0	0	0	0	0	0	0	5-17
HLT	Halt	0	1	1	1	0	1	1	0	5-17
<b>NEW 8085A INSTRUCTIONS</b>										
RIM	Read Interrupt Mask	0	0	1	0	0	0	0	0	5-17
SIM	Set Interrupt Mask	0	0	1	1	0	0	0	0	5-18

NOTES: 1. DDS or SSS: B 000, C 001, D 010, E 011, H 100, L 101, Memory 110, A 111.

2. Two possible cycle times. (6/12) indicate instruction cycles dependent on condition flags.

\*All mnemonics copyrighted © Intel Corporation 1976.